



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07152794 A**(43) Date of publication of application: **16.06.95**

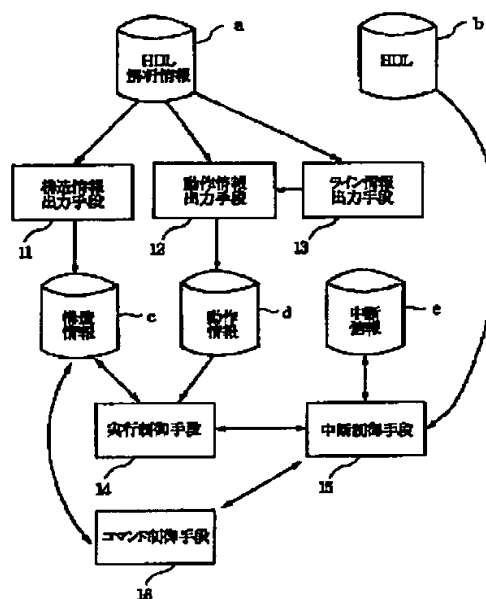
(51) Int. Cl

**G06F 17/50**(21) Application number: **05297179**(71) Applicant: **NEC CORP**(22) Date of filing: **29.11.93**(72) Inventor: **KUROSAKA HITOSHI****(54) LOGIC SIMULATOR****(57) Abstract:**

**PURPOSE:** To interrupt/resume simulation by designating description information when simulation is executed through the use of a hardware description language.

**CONSTITUTION:** A construction information output means 11 outputs construction information (c) on hardware, and an operation information output means 12 outputs operation information (d) on hardware. A line information output means 13 adds line information to operation information (d). An execution control means 14 processes execution information included in the operation information (d). An interruption control means 15 refers to interruption information (e) when the execution control means 14 detects line information on operation information (d), controls the interruption/resumption of simulation, rewrites/refers to interruption information (e) and displays the hardware description language (b) of an interrupted place. A command control means 16 executes the command of a simulator by the instruction of the interruption control means 15. Thus, simulation can be interrupted/resumed.

COPYRIGHT: (C)1995,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-152794

(43) 公開日 平成7年(1995)6月16日

(51) Int.Cl.<sup>9</sup>

G 0 6 F 17/50

識別記号

庁内整理番号

F I

技術表示箇所

7623-5L

G 0 6 F 15/ 60

3 6 0 D

審査請求 有 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願平5-297179

(22) 出願日 平成5年(1993)11月29日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 黒坂 均

東京都港区芝五丁目7番1号 日本電気株式会社内

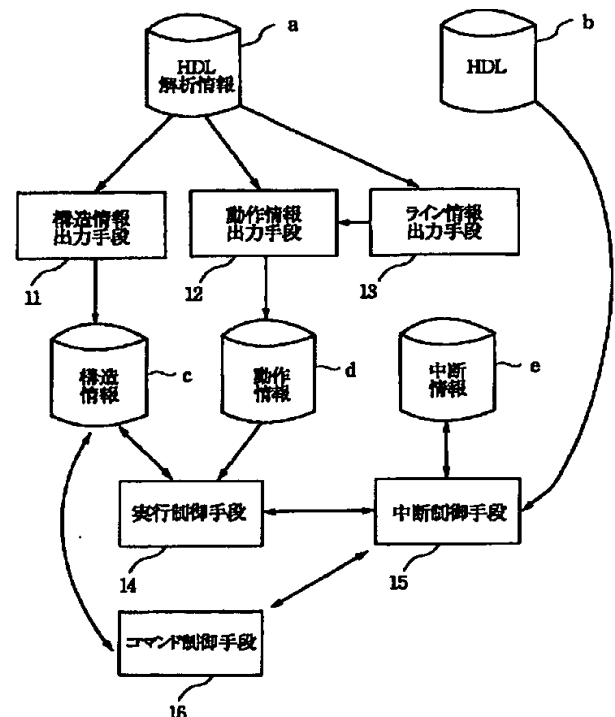
(74) 代理人 弁理士 京本 直樹 (外2名)

#### (54) 【発明の名称】 論理シミュレータ

#### (57) 【要約】

【目的】 ハードウェア記述言語 (HDL) を用いてシミュレーションする場合、HDLの記述情報を指定することによりシミュレーションの中断や再開を可能とすること。

【構成】 HDLよりハードウェアの構造を抽出し、構造情報cを出力する構造情報出力手段11とハードウェアの動作情報dを出力する動作情報出力手段12とHDLのライン情報を動作情報に追加するライン情報出力手段13と動作情報中の実行命令によりシミュレーションを実行する実行制御手段14と実行制御手段が動作情報中のライン情報を検出した時に、中断情報eを参照しシミュレーションの中断および再開の制御と中断情報の書き換えおよび参照と中断箇所に対応するHDL部分の表示を行う中断制御手段15と中断時に信号値の書き換えおよび参照を行うコマンド制御手段16を有することで構成される。



# 【特許請求の範囲】

【請求項1】 ハードウェアの構造や動作を表現するハードウェア記述言語を入力としてシミュレーションを行う論理シミュレータにおいて、ハードウェア記述言語に対して構文解析と意味解析を行った後の情報を入力とし、ハードウェアの構造を抽出し構造情報として出力する構造情報出力手段と、ハードウェア記述言語に対して構文解析と意味解析を行った後の情報を入力とし、ハードウェアの動作を抽出し動作情報として出力する動作情報出力手段と、動作情報に対して、対応するハードウェア記述言語のファイル名、ライン番号からなるライン情報を追加するライン情報出力手段と、構造情報と動作情報を入力とし、動作情報に含まれる実行情報とライン情報を処理する実行制御手段と、実行制御手段が動作情報に含まれるライン情報を検出した場合、中断情報を参照し、シミュレーションの中断および再開の制御と中断情報の書き換えおよび参照と中断箇所ハードウェア記述言語表示を行う中断制御手段と、中断制御手段の命令により、シミュレータのコマンド実行を行うコマンド制御手段と、を備えることを特徴とする論理シミュレータ。

【請求項2】 構造情報を読み込んだ後動作情報を1命令づつ読み込み、動作情報が実行情報の場合、実行情報に従いシミュレーション実行を行う。シミュレーション実行後、シミュレーション終了かどうかの判定を行い、終了でない場合は前記動作情報読み込みに戻り、終了の場合はシミュレーションを終了し、動作情報がライン情報の場合、中断情報を参照しシミュレーション中断の判定を行い、中断しない場合は前記動作情報読み込みに戻り、中断の場合はコマンド実行を行い、コマンド実行では信号値の書き換えおよび参照と中断している箇所に相当するハードウェア記述言語部分の表示を行い、シミュレーション再開のコマンドが実行されると前記動作情報読み込みへ戻ることとを特徴とする論理シミュレータ。

# 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は論理シミュレータに関し、特にLSIやコンピュータを構成するボード等の設計検証時に使用する論理シミュレータに関する。

## 【0002】

【従来の技術】 従来の論理シミュレータは、信号の変化や指定した信号値条件を満たした場合に論理シミュレーションの中断を行っていたが、ハードウェア記述言語（以降HDL）のライン番号指定による中断処理は行っていなかった。このため、指定した信号がHDLのどの部分で記述されているかを調べるために、シミュレーション開始前にHDL中で定義されている信号とHDLのライン数との対応をとり、シミュレーション終了後に信

号値とHDLの対応をとり表示を行っていた（特開平2-272644号公報 論理シミュレーション結果表示方式）。

## 【0003】

【発明が解決しようとする課題】 上述した従来の方式では、HDLのファイル名とライン数の指定によるシミュレーションの中断が行えなかった。

## 【0004】

【課題を解決するための手段】 本発明の論理シミュレータは、ハードウェアの構造や動作を表現するHDLを入力としてシミュレーションを行う論理シミュレータにおいて、HDLに対して構文解析と意味解析を行った後の情報を入力とし、ハードウェアの構造を抽出し構造情報として出力する構造情報出力手段と、HDLに対して構文解析と意味解析を行った後の情報を入力とし、ハードウェアの動作を抽出し動作情報として出力する動作情報出力手段と、動作情報に対して、対応するHDLのファイル名、ライン番号からなるライン情報を追加するライン情報出力手段と、構造情報と動作情報を入力とし、動作情報に含まれる実行情報とライン情報を処理する実行制御手段と、実行制御手段が動作情報に含まれるライン情報を検出した場合、中断情報を参照し、シミュレーションの中断および再開の制御と中断情報の書き換えおよび参照と中断箇所のHDL表示を行う中断制御手段と、中断制御手段の命令により、シミュレータのコマンド実行を行うコマンド制御手段を備える。

## 【0005】

【実施例】 次に、本発明の実施例について図面を参照して説明する。

【0006】 図1は本発明の論理シミュレータの一実施例を示す構成図である。

【0007】 本実施例の論理シミュレータは、図1に示すように、HDLbに対して構文解析／意味解析した後の情報であるHDL解析情報aを入力とし、ハードウェアの構造を抽出し構造情報cとして出力する構造情報出力手段11と、HDL解析情報aを入力とし、ハードウェアの動作を抽出し動作情報dとして出力する動作情報出力手段12と、動作情報dに対して、対応するHDLのファイル名、ライン番号を追加するライン情報出力手段13と、構造情報cと動作情報dを入力とし、動作情報dに含まれる実行情報を処理する実行制御手段14と、実行制御手段14が動作情報dに含まれるライン情報を検出した場合、中断情報eを参照し、シミュレーションの中断／再開の制御と中断情報の書き換え／参照と中断箇所のHDL表示を行う中断制御手段15と、中断制御手段15の命令により、シミュレータのコマンド実行を行うコマンド制御手段16から構成される。

【0008】 図2は構造情報を示す図である。構造情報は信号値と信号の接続先にある回路の動作を表す動作情報の識別子を格納している。実行制御手段14は構造情

報から信号値を参照し、信号が変化した場合に接続先の動作情報を実行することでシミュレーションを行う。

【0009】図3は動作情報を示す図である。動作情報は信号伝搬情報や回路の動作を表す実行情報とHDLのファイル名、ライン番号を格納するライン情報を格納している。実行制御手段14は実行情報を読み込むとシミュレーションを実行し、ライン情報を読み込むと中断制御手段15に制御を渡す。

【0010】図4は中断情報を示す図である。中断情報は中断条件と中断条件が有効か無効かを識別するための中断フラグを格納している。中断制御手段15は中断フラグが有効なものの中からライン情報と一致する中断条件を検索する。一致するものが見つければシミュレーションを中断する。

【0011】図5は本実施例の論理シミュレータにおける動作の一例を示す流れ図である。シミュレーションを開始(ステップ51)すると、まず、構造情報を読み込み(ステップ52)、次に動作情報を1命令づつ読み込む動作情報読み込み(ステップ53)を行う。動作情報が実行情報の場合、実行情報に従い信号値の伝搬などのシミュレーション実行(ステップ55)を行う。シミュレーション実行(ステップ55)を終えるとシミュレーション終了かどうかの判定を行う(ステップ56)。終了でない場合は動作情報読み込み(ステップ53)に戻る。終了の場合はシミュレーションを終了(ステップ5A)する。動作情報がライン情報の場合、中断情報を参照しシミュレーション中断の判定を行う(ステップ57)。中断しない場合は動作情報読み込み(ステップ53)に戻る。中断の場合はコマンド実行(ステップ58)を行う。コマンド実行(ステップ58)では信号値の書き換え/参照、中断している箇所に対応するHDL部分の表示を行う。シミュレーション再開のコマンドが実行(ステップ59)されると動作情報読み込み(ステ \*

\* ップ53)へ戻る。

【0012】

【発明の効果】以上説明したように、本発明の論理シミュレータは、HDLのファイル名、ライン数の指定によりシミュレーションを中断し、その時点での信号値の参照や信号値を書き換えを行いシミュレーションを再開できることにより、HDLの書き換え時間、HDLの解析時間およびシミュレーション入力データの生成時間を省くことができる。

#### 10 【図面の簡単な説明】

【図1】本発明の論理シミュレータの一実施例を示す構成図である。

【図2】本実施例の論理シミュレータにおける構造情報を示す図である。

【図3】本実施例の論理シミュレータにおける動作情報を示す図である。

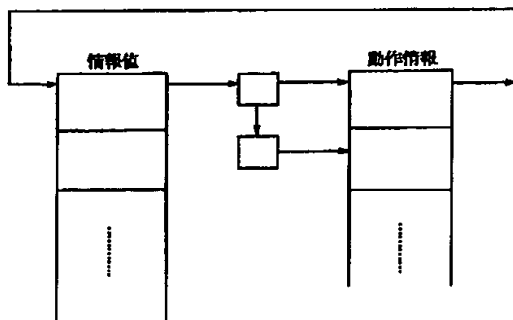
【図4】本実施例の論理シミュレータにおける中断情報を示す図である。

20 【図5】本実施例の論理シミュレータにおける動作の一例を示す流れ図である。

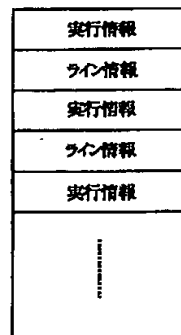
【符号の説明】

- 11 構造情報出力手段
- 12 動作情報出力手段
- 13 ライン情報出力手段
- 14 実行制御手段
- 15 中断制御手段
- 16 コマンド制御手段
- a HDL解析情報
- b HDL
- 30 c 構造情報
- d 動作情報
- e 中断情報

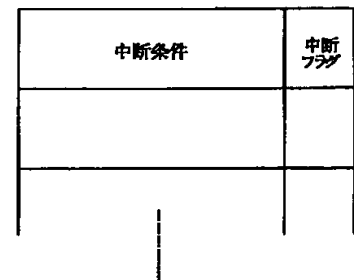
【図2】



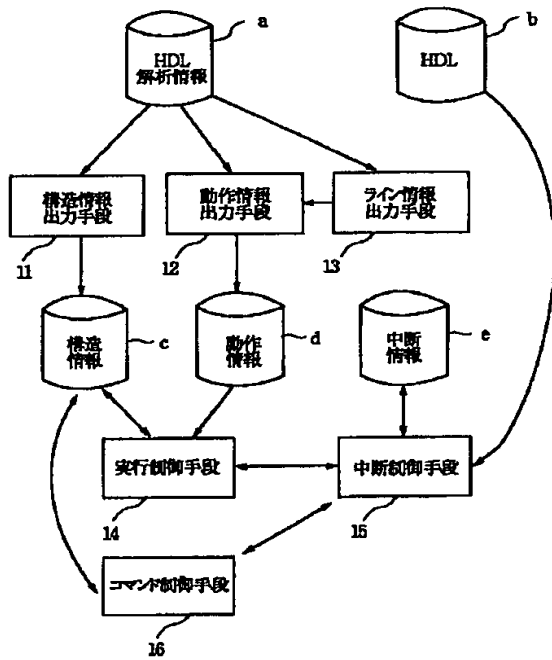
【図3】



【図4】



【図 1】



【図 5】

